

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-186172

(43)Date of publication of application : 15.07.1997

(51)Int.Cl.

H01L 21/331
H01L 29/73
H01L 21/265
H01L 29/165
H03K 3/286
H03K 19/082

(21)Application number : 08-330725

(71)Applicant : LUCENT TECHNOL INC

(22)Date of filing : 11.12.1996

(72)Inventor : JALALI-FARAHANI BAHRAM
KING CLIFFORD A

(30)Priority

Priority number : 95 8513
96 610026

Priority date : 12.12.1995
04.03.1996

Priority country : US

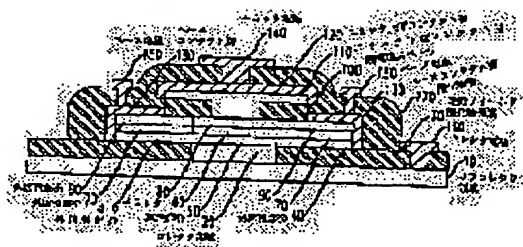
US

(54) INTEGRATED ELECTRONIC DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a heterojunction bipolar transistor manufacturable easily and having a comparatively flat construction.

SOLUTION: A heterojunction bipolar transistor in an integrated circuit has an intrinsic base section 60 and an extrinsic base section 70. The intrinsic base section 60 is practically composed of an epitaxial silicon germanium alloy. The extrinsic base section 70 is practically composed of polycrystalline material, and contains a distribution of ion-implanted impurities. An emitter 80 covers the intrinsic base part 60, and a spacer 100 covers the emitter at least partially. The spacer 100 overhangs the extrinsic base section at least by the characteristic distance of the lateral spread of impurities to be ion-implanted.



LEGAL STATUS

[Date of request for examination] 08.09.1998

[Date of sending the examiner's decision of rejection] 19.03.2002

[Kind of final disposal of application other than the examiner's decision of rejection or

application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision
of rejection]
[Date of requesting appeal against examiner's
decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-186172

(43)公開日 平成9年(1997)7月15日

(51)Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/331			H 0 1 L 29/72	
29/73			H 0 3 K 3/286	F
21/265			19/082	
29/165			H 0 1 L 21/265	Z
H 0 3 K 3/286			29/165	

審査請求 未請求 請求項の数10 O L (全 9 頁) 最終頁に続く

(21)出願番号 特願平8-330725

(22)出願日 平成8年(1996)12月11日

(31)優先権主張番号 0 0 8 5 1 3

(32)優先日 1995年12月12日

(33)優先権主張国 米国 (U S)

(31)優先権主張番号 6 1 0 0 2 6

(32)優先日 1996年3月4日

(33)優先権主張国 米国 (U S)

(71)出願人 596077259

ルーセント テクノロジーズ インコーポ
レイテッド
Lucent Technologies
Inc.アメリカ合衆国 07974 ニュージャージ
ー、マレーヒル、マウンテン アベニュー
600-700

(72)発明者 パーラム ジャラリーファラハニ

アメリカ合衆国, 90025 カリフォルニア,
ロサンジェルス, ナンバー 12, バトラー
アヴェニュー 1418

(74)代理人 弁理士 三俣 弘文

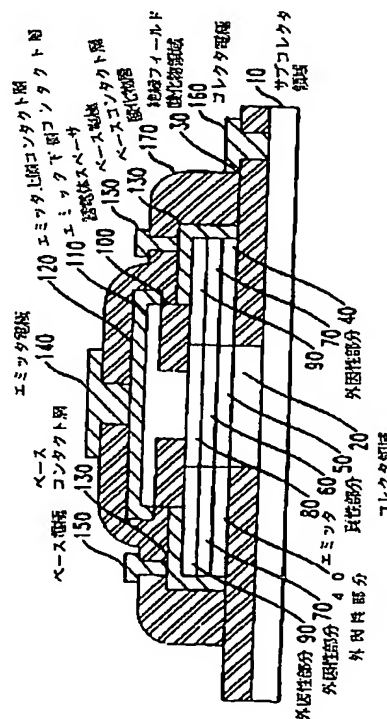
最終頁に続く

(54)【発明の名称】 集積電子装置

(57)【要約】

【課題】 製造が容易な比較的平坦な構造を有するヘテロ接合バイポーラトランジスタを提供する。

【解決手段】 集積回路におけるヘテロ接合バイポーラトランジスタは、真性ベース部分(60)および外因性ベース部分(70)を有する。真性ベース部分は、実質的にエピタキシャルシリコン-ゲルマニウム合金からなる。外因性ベース部分は、実質的に多結晶材料からなり、イオン注入された不純物の分布を含む。エミッタ(80)は、真性ベース部分を覆い、スペーサ(100)はエミッタを少なくとも部分的に覆う。スペーサは、少なくともイオン注入される不純物の横方向の広がり特性距離だけ外因性ベース部分にオーバハングする。



【特許請求の範囲】

【請求項1】 それぞれが第1、第2、および第1の導電形を有するコレクタ、ベース、およびエミッタからなるヘテロ接合バイポーラトランジスタを含む集積電子装置において、

(a) 前記ベースは、真性ベースおよび外因性ベースからなり、

(b) 前記エミッタおよびコレクタは、実質的に単結晶シリコンからなり、

(c) 前記真性ベースは、前記エミッタとコレクタとの間に含まれており、実質的にエピタキシャルシリコンゲルマニウム合金からなり、

(d) 前記外因性ベースは、前記真性ベースおよび前記エミッタと横方向に隣接し、実質的に多結晶シリコンおよび多結晶シリコンゲルマニウム合金からなり、

(e) 前記外因性ベースは、イオン注入された第2の導電形の不純物を含み、

(f) 前記エミッタは、所定のオーバーハング長だけ前記外因性ベースに部分的にオーバーハングする誘電体スペーサにより部分的に覆われており、

(g) 前記オーバーハング長は、イオン注入された不純物の横方向の広がり特性の距離に少なくとも等しいことを特徴とする集積電子装置。

【請求項2】 前記第1および第2の導電形が、それぞれn形およびp形であり、前記イオン注入される不純物がホウ素からなることを特徴とする請求項1記載の装置。

【請求項3】 前記エミッタの一部を接触して覆うエミッタ下側コンタクト層をさらに有し、前記エミッタ下側コンタクト層が、実質的に砒素でドーブされた多結晶シリコンからなることを特徴とする請求項2記載の装置。

【請求項4】 前記エミッタ下側コンタクト層を接触して覆い、チタニウムジシリサイドからなるエミッタ上側コンタクト層と、

前記外因性ベースの一部を接触して覆い、チタニウムジシリサイドからなるベースコンタクト層とをさらに有することを特徴とする請求項3記載の装置。

【請求項5】 前記エミッタ下側コンタクト層の多結晶シリコンが砒素からなるドーパントと共に堆積されることを特徴とする請求項3記載の装置。

【請求項6】 前記オーバーハング長が、注入過程において、前記イオン注入される不純物がエミッタ、コレクタ、または真性ベース内に留まることを実質的に阻止するために充分であることを特徴とする請求項1記載の装置。

【請求項7】 前記オーバーハング長が、少なくとも約150nmであり、約400nmよりも小さいことを特徴とする請求項1記載の装置。

【請求項8】 前記外因性ベースと前記エミッタとの間にp-n接合があり、外因性ベースが前記エミッタに隣

接するあたりに多結晶シリコンと単結晶シリコンとの接触面があり、前記接合が前記接触面の単結晶側にあることを特徴とする請求項1記載の装置。

【請求項9】 前記接合が、前記接触面から約500オングストローム以下の距離にあることを特徴とする請求項8記載の装置。

【請求項10】 前記接合が、前記接触面から約200オングストローム以下の距離にあることを特徴とする請求項8記載の装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ベース層がシリコンゲルマニウム合金からなるシリコンヘテロ接合バイポーラトランジスタおよびこれを製造するための方法に関する。

【0002】

【従来の技術】シリコンヘテロ接合バイポーラトランジスタ(HBT)が、低雑音および広い周波数応答という有利な特性を有するものとしてとることができることは良く知られている。これは、シリコンゲルマニウム合金ベースが、約30%以上の比較的高いゲルマニウム割合および約 $5 \times 10^{19} \text{ cm}^{-3}$ 以上の比較的高いベースドーピングレベルを有するHBTにおいて特にあてはまることになっている。この種のデバイスは、例えば、A. Schueppen等による「IEDM Tech. Digest (1994) p.377」に示されている。

【0003】

【発明が解決しようとする課題】しかし、これらのデバイスは、従来、パターン化されていない基板上でのブラケットエピタキシーおよびその後に行なうメサアイソレーションを使用して製造されている。この種の方法は、より高い程度の平坦性を有するデバイス構造を要求する進歩した半導体製造プロセスと両立しない。

【0004】

【課題を解決するための手段】我々は、とりわけ急速熱エピタキシー(RTE)の技術を使用することにより、進歩した製造プロセスを使用する高レベル集積にそれ自体を良く適合させる新しい比較的水平な構造を有するHBTを作ることができることを発見した。

【0005】本発明は、1つの側面において、実質的に単結晶シリコンからなるエミッタを有するシリコンHBTに関する。このHBTのベースは、エミッタとコレクタとの間に含まれるいわゆる「真性」ベース部分からなり、さらにエミッタおよび真性ベース部分に横方向に隣接し、これと連続するいわゆる「外因性」ベース部分を含む。この外因性ベース部分は、実質的に多結晶シリコンおよびシリコンゲルマニウム合金(以下SiGeと称する)からなり、真性ベース部分は、実質的に単結晶SiGeからなる。外因性ベース部分は、エミッタおよびコレクタの導電形と逆の導電形を与えるイオン注入さ

れた不純物種の分布を含む。誘電体スペーサは、エミッタの一部分を覆い、外因性ベース領域に或るオーバハング長だけオーバハングする。このオーバハング長は、これらの不純物種が直接的注入または横方向の広がりのおよびそれによりエミッタに実質的に入ることを防止するために充分である。

【0006】本発明は、有線および無線の信号送信機および受信機、増幅器、マルチプレクサ、デマルチプレクサ、および信号発生器のような集積電子デバイスの製造に有用となる。

【0007】

【発明の実施の形態】本発明の一実施形態は、図1に示されたnpnトランジスタに関する。しかし、ここに開示される技術は、pnpデバイスの製造にも同様に容易に適用される。以下の説明においてnpnトランジスタを選択したことは、例示の目的のためであって、本発明の範囲を制限することを意図するものではない。

【0008】図示しないシリコン基板の上に少なくとも1つのn+サブコレクタ領域10が形成される。n型コレクタ領域20は、領域10の一部分の上に形成され、絶縁フィールド酸化物領域30横方向に有する。領域30は、典型的に二酸化珪素からなるが、窒化珪素のような他の誘電体材料も使用することができる。コレクタ領域の典型的な厚さの範囲は、100~1000nmである。下限値は、高速デジタルデバイスにおいて好ましく、上限値は、パワーデバイスにおいて好ましい。このコレクタ領域は、 $1 \times 10^{16} \text{ cm}^{-3}$ ないし $1 \times 10^{18} \text{ cm}^{-3}$ の範囲に典型的にあるドーピングレベルにおいて砒素がドーピングされる。デバイスの降伏電圧を増大させるために、コレクタ領域の上側部分におけるドーピングレベルを減少させることが好ましい。

【0009】薄いシリコンの核となる層40、50が、後続の製造ステップを容易にするために、領域20および30の上に形成される。この層が非選択RTEにより形成される場合、誘電体材料の上にある外因性部分40は、実質的に多結晶層となり、単結晶シリコンの上にある真性部分50は、実質的に単結晶層となる。薄い層40、50は、少なくとも100~500オングストロームの範囲の厚さに形成される場合、誘電体領域30上の多結晶シリコンの成長の核となるための種層として有効である。一般に、核となる層の真性部分50は、デバイスのコレクタの一部として機能することになる。

【0010】真性ベース60は、部分50の上に形成される。真性ベースは、典型的には5%~50%の範囲、好ましくは30%のゲルマニウム分子の割合を有するエピタキシャルSiGe合金からなる。真性ベースは、p形ドーパント、好ましくはホウ素で本来の場所にドーピングされる。真性ベースの全体の厚さは、典型的には、15~100nmの範囲にある。所定のゲルマニウム分子の割合において、この厚さが、そのようなゲルマニウム分

子の割合を有するキャップSiGe層のための平衡状態の決定的な厚さ以下であることが望ましい。

【0011】シリコンIC製造の分野における実務家に良く知られているように、SiGeの格子定数は、純粋なシリコンの格子定数と異なる。それに関わらず、これが十分に薄い場合、接触面に平行な格子パラメータが等しくなるように引っ張られたSiGeの層をシリコン上に成長させることが可能である。即ち、格子の不整合は、SiGe層の厚さがクリティカルな厚さよりも小さい限り、弾力的な引っ張り力により適応され得る。クリティカルな厚さは、例えば、「J. C. Bean et al., "Ge_xSi_{1-x}/Si Strained-Layer Superlattice Grown by Molecular Beam Epitaxy," J. Vac. Sci. Technol. A2 (1984) 436-440 および "Determination of the Critical Layer Thickness of Si_{1-x}Ge_x/Si Heterostructures by Direct Observation of Misfit Dislocations," Appl. Phys. Lett. 52 (Feb. 1988) 380-382」に記載されている。

【0012】ドーピングされた層を同じゲルマニウム分子の1対の非ドーピング層の間に納めることが好ましい。好ましくは、10nmのドーピング領域が、4nmのスペーサ層の間に納められる。得られる全体の厚さ18nmは、上記したように、ゲルマニウム分子の割合30%についての平衡状態の厚さより小さい。

【0013】一般にp+導電形の性質を与える真性ベースのドーピングは、典型的に $1 \times 10^{18} \text{ cm}^{-3}$ ~ $2 \times 10^{20} \text{ cm}^{-3}$ の範囲にあるレベルである。 $5 \times 10^{18} \text{ cm}^{-3}$ ~ $2.5 \times 10^{19} \text{ cm}^{-3}$ の範囲のドーピングされた層におけるドーピングプロファイルを使用することが好ましい。ピークドーピング濃度は、ほぼこのプロファイルの中心にある。真性ベースの範囲をその中に画定するSiGe層の外因性部分70が、真性ベース60と連続的に形成される。この層が非選択RTEにより堆積される場合、多結晶シリコン領域40の上に堆積される外因性部分は、実質的に多結晶材料として形成される。

【0014】n型単結晶シリコンからなるエミッタ80が真性ベース60上に形成される。エミッタ80の範囲をその中に画定するシリコン層の外因性部分90が、エミッタ80と連続的に形成される。この層が非選択RTEにより堆積される場合、多結晶SiGe領域70上に堆積される外因性部分も、実質的に多結晶材料として形成される。

【0015】外因性部分40、70および90は、イオン注入によりp形ドーパントでドーピングされる。典型的には、少なくともp形真性ベース60と同じレベル、および少なくともn形エミッタ80と同じレベルのドーピングレベルまでドーピングする。このドーピングレベルの典型的な範囲は、 $1 \times 10^{19} \text{ cm}^{-3}$ ~ $5 \times 10^{20} \text{ cm}^{-3}$ であり、好ましくは $2.5 \times 10^{19} \text{ cm}^{-3}$ である。この注入ステップの結果は、部分40、70および90を含む外

因性ベース領域を形成することである。この外因性ベース領域が、部分40および90における多結晶シリコンおよび部分70における多結晶SiGeを含み、外因性ベース領域のそれぞれの層のような部分40、70および90がそれぞれ対応するエレメント50、60および80と連続的に形成されることがわかる。

【0016】エミッタ80は、好ましくは300nmの厚さの、典型的にはTEOS堆積された二酸化珪素である誘電体スペーサ100により覆われている。図2に示されているように、スペーサ100は、オーバハング長 α だけ外因性部分90にオーバハングするように好都合に形成される。得られたトランジスタの性能は、注入された外因性ベースドーパント種の分布に敏感であることがわかった。具体的には以下の影響が観察された。

【0017】1. 注入が単結晶材料（即ち真性部分）の中に行われた場合、移動点欠陥は、横方向に拡散する可能性もあり、真性ベースドーパント種（特にホウ素）を誘導して、真性ベースをコレクタ20およびエミッタ80から分離するヘテロ接合を通して拡散させる。これは、得られるトランジスタの注入効率（したがって、コレクタ電流）を低下させる。逆に、注入が実質的に多結晶（即ち外因性）材料内において行われた場合、注入ダメージは、そのような材料内に留まる傾向にあり、真性ベースが実質的に完全な状態に保たれる。

【0018】2. 注入ステップは、外因性ベースとエミッタとの間のp-n接合の形成を導く。注入が実質的に多結晶材料内で行われた場合、最初に形成された接合も多結晶材料内に存在する。しかし、p-n接合のそのような配置は、比較的高い再結合電流を導き、ベース電流を増加させることになる。逆に、注入が真性領域まで拡張される場合、ベース電流は小さくなる傾向にあり、p-n接合は、単結晶材料内に形成される。

【0019】3. p-n接合が単結晶材料内ではなく多結晶材料内に形成される場合、コレクターベース静電容量(C_{BC})は、大きくなる傾向にある。考察は、この影響を、多結晶グレイン境界と結び付けられた電気的にアクティブな欠陥位置により作られる薄い空乏領域のせいであるとする。

【0020】これらの3つの影響の1番目のものは、注入された不純物種が真性領域内に止まることを阻止するような方法で実行される注入ステップに影響を及ぼす。この阻止機能は、スペーサ100により達成される。具体的には、オーバハング長 α は、直接的な注入または横方向の広がりのいずれかの結果として、注入される種がエレメント60および80内に停止することを実質的にブロックするために充分であるように選ばれる。したがって、 α は、横方向の広がりの特性距離と少なくとも等しくなければならないことがわかる。この状況において、エレメント60またはエレメント80内に形成される注入された種の最高濃度が外因性ベースにおけるピー

クドーピングレベルの1%以下である場合、そのような阻止を”実質的である”と見なす。典型的な注入状態に対して、30keV、 $1 \times 10^{15} \text{ cm}^{-2}$ のフラックスにおける BF_2 の注入と、60keVおよび $2 \times 10^{15} \text{ cm}^{-2}$ におけるホウ素注入を仮定すると、オーバハング長は、好都合に150nm~400nmの範囲にあることがわかった。好ましいそのような長さは、200nmである。

【0021】上述した第2および第3の影響は、単結晶材料内の上述したp-n接合または少なくとも多結晶材料と単結晶材料との間の接触面におけるp-n接合の形成に作用することがわかるであろう。以下により詳細に説明するように、最初に多結晶材料内の上述の接触面から所定のオフセット距離にp-n接合を形成し、注意深く定められた温度範囲内で熱拡散によりその接触面を移動させることを接合に許容することが有利であることがわかった。

【0022】エミッタ80は、部分的に下側エミッタコンタクト110により覆われている。エミッタコンタクト層は、エミッタの上側部分において好ましくは砒素のような不純物種の浅い注入により好都合に形成される。しかし、そのような注入プロセスにより生じる点欠陥は、真性ベースに移動することもあり、そこでホウ素ドーパントの外部拡散を活性化する。したがって、コンタクト110は、スペーサ100中に形成されたウィンドウ内に本来の場所にドーパされた多結晶シリコンを堆積させることにより好都合に形成される。このコンタクトは、好ましくは140nmの厚さであり、約 $5 \times 10^{20} \text{ cm}^{-3}$ の濃度の砒素でドーパされる。

【0023】エミッタ上側コンタクト層120は、エミッタ下側コンタクト層110を覆い、ベースコンタクト層130は外因性ベースの部分90の上にある。コンタクト層120および130は、以下に説明する自己整合プロセスにより、チタニウム・ジシリサイドから好都合に形成される。エミッタ電極140、ベース電極150、およびコレクタ電極160は、二酸化珪素絶縁層170に形成されたコンタクトホール中に好ましくはアルミニウム1%銅合金で1000nmの厚さに形成される。

【0024】図3~13において、上述のようなトランジスタを作るために有用な製造ステップのシーケンスを示す。

【0025】トランジスタは、半導体層のシーケンスを成長させることにより形成される。これらは、限定反応処理として知られる成長モードを使用して急速熱エピタキシ(RTE)により成長させられる。この成長モードは、「J. F. Gibbons et al., Appl. Phys. Lett. 47 (1985) p. 721」に示されている。成長シーケンスにおける各ステップのためのキャリアガスとして水素が使用される。RTEは、成長温度の高速調節のために大きな

放射熱を使用する化学気相成長法によるエピタキシャル成長である。

【0026】 1 0の上に通常の方法で形成される。次に、図4および5に示されているように、ウィンドウ210が通常の方法で層200中にあけられ、コレクタ20がサブコレクタ10上のウィンドウにおいて本来の場所での砒素ドーピングと共に選択的エピタキシャル成長(SEG)により成長させられる。この成長は、典型的には800℃~1000℃、好ましくは950℃において、ジクロロシラン、塩化水素、および砒化水素の混合物の流れ中で実行される。より早い成長は、より高い温度においても達成可能であるが、これは、ウェハ状の他の構造を不都合なほど高い熱に曝す可能性がある。

【0027】 図6に示されているように、シリコン層230が、次のSiGeベースおよびエミッタの成長を容易にするために成長させられる。層230は、シランから成長させられる。層230の部分231(即ち外因性部分)は、酸化物の上に成長させられ、多結晶層として形成される。層230の部分232(即ち真性部分)は、単結晶シリコンの上に成長させられ、エピタキシャル層として形成される。次に、図7に示されているように、SiGeベース層240が成長させられる。この層は、ジクロロシラン、ジャーメイン、およびホウ素ドーピングのためのジボランから成長させられる。先の層と同様に、層240は先の層の部分231の上に横たわる外因性部分241における多結晶材料として形成され、先の層の部分232の上に横たわる真性部分242においてエピタキシャルに形成される。

【0028】 次に、シリコン層250が、図8に示されているように成長させられる。この層(エミッタとなるべき真性部分)は、ジクロロシランおよび砒化水素により、好ましい厚さ150nmに、好ましい温度800℃において、好ましいドーピングレベル $3 \times 10^{18} \text{ cm}^{-3}$ で成長させられる。層240にドーブされるホウ素の移動を防止するために、約825℃よりも低い成長温度を層250の成長において保つことが望ましい。先の2つの層の場合のように、層250は、外因性部分251において多結晶であり、その真性部分252においてエピタキシャルである。

【0029】 次に、図9に示されているように、好ましくは300nmの厚さの二酸化珪素層260が、典型的にはPETEOS反応炉中で、TEOSからプラズマ強化化学気相成長法により形成される。図10に示されているように、エミッタウィンドウ270は、反応イオンエッチングにより層260中にあけられ、多結晶シリコン層280が堆積されて、このウィンドウ270を埋める。RTE反応炉において層280を形成することが好都合であることがわかった。エミッタ下側コンタクト層110(図1参照)となるべき層280は、シランおよ

び砒化水素(本来の場所のドーピングのため)から好ましい成長温度700℃において好ましい厚さ140nmに成長させられる。

【0030】 次に、図11に示されているように、層260および280が、レジスト処理およびその後のエッチングによりパターン化される。これは、図1にも示されているようにエミッタ下側コンタクト110およびスペーサ100を形成することになる。レジスト285を存在させたままで、以下に説明するように外因性ベース注入が実行される。そして、デバイスが、さらなるリソグラフィパターン化ステップの実行により、その後の層230、240および250のエッチングにより絶縁される。得られる構造が、図12に示されている。

【0031】 図11および12において、外因性ベース領域290が、上述したように、ホウ素およびボロンジフルオライドの層230、240および250へのイオン注入により形成される。この注入の間、スペーサ100は、これらの層の真性部分にイオンが注入されることを阻止する。図2に示されているように、注入が注入された種の真性領域内での実質的な停止の結果とならないように、スペーサ100が少なくとも横方向の広がりの特性距離だけ外因性層部分251にオーバハングすることが望ましい。このステップのための好ましい注入エネルギーおよびフラックスは、それぞれ、ボロンジフルオライドについて、30keVおよび 10^{15} cm^{-2} であり、ホウ素に対して60keVおよび $3 \times 10^{15} \text{ cm}^{-2}$ である。

【0032】 例示的な注入条件に対して、150~400nmのオーバハング長が有用であり、砒素を注入されたp-n接合が熱拡散により移動されるべきでない少なくともいくつかの場合において、約200nmのオーバハング長を有することが好都合であることがわかった。10~100keVの注入エネルギーにおいて、ホウ素の垂直方向の広がりの長さは、小さなグレインサイズが多結晶シリコンにおいて約19nm~約87nmの範囲である。60keVの例示的な注入エネルギーにおいて、このばらつきの長さは約60nmである。散在の長さの議論については、例えば「S. M. Sze, VLSI Technology, McGraw-Hill, New York, 1983, pp.232-233」を参照のこと。この散在現象は、鋭いカットオフを有しないので、注入された種の小さいが意味のある濃度は、典型的には散在長さを超えて延びることになることに留意すべきである。

【0033】 次に、図13に示されているように、エミッタ上側コンタクト層120およびベースコンタクト層130が、2つのステップ、好ましくは640℃で60秒、および次に800℃において40秒行われる急速熱アニーリングプロセスで、チタニウムジシリサイド層を成長させることにより自己整合的に形成される。このアニールは、好ましくは大気圧において5リットル/分の

流れで窒素中で実行される。この熱サイクルは、外因性ベース中の注入されたホウ素ドーパントを活性化するためにも有効である。

【0034】図1において、酸化物層170は、好ましくはP E T E O Sプロセスにより300nmの厚さに形成され、電極のためのコンタクトホールを作るために従来の方法によりパターン化される。電極140、150および160が、通常の金属堆積、およびその後のパターン化された3レベルレジストによる反応イオンエッチングにより形成される。電極を形成するための金属堆積の好ましいシーケンスは、チタニウム、30nm；チタニウムナイトライド、60nm；アルミニウム-銅合金(500~1000nm)である。

【0035】図14は、オフセット距離300によるイオン注入、および得られたp-n接合の場所を真性領域と外因性領域との間の接触面310にシフトするための熱拡散により外因性ベースを形成することを示す。先の図面を参照して説明した構成要素は、同様の参照番号を付している。すでに述べたように、真性ベース中のドーパント拡散の完全さを保護すると同時に、接合静電容量および再結合を低減するために好都合である。この熱拡散は、以下に説明するように、チタニウムジシリサイド層120および130の形成の前または後に実行される。この熱拡散が実行される場合、これは、p-n接合の場所を短い距離単結晶領域中にシフトするように、好都合に行われる。例えば、拡散は、注入され、拡散されたドーパントプロファイルが、接触面におけるピーク値から、単結晶領域内の約50オングストローム以下、好ましくは約200オングストローム以下におけるピーク値の10%の範囲に好都合に入ることになる。

【0036】この拡散は、層120および130を形成する前に行うことが好ましい。これは、チタニウムジシリサイドがホウ素に対して比較的高い親和性を有すると信じられているからであり、層130が拡散の間に存在する場合、これが外因性ベースからのホウ素に対する拡散性のシンクとして働く可能性がある。

【0037】SiGe(30%ゲルマニウム)におけるホウ素の拡散の活性エネルギーは、4.4eVであり、多結晶シリコンにおいては、それは2.5eVに過ぎない。これは、真性ベース内での実質的なホウ素拡散を生じさせない外因性ベースにおける注入されたホウ素の拡散に対する実質的な温度を選択することを可能にする。図15は、そのような実用的な温度が、約650°C~約850°Cの範囲にあることを示す。約700°Cの温度が好ましい。それは、この温度において、多結晶シリコン中での望ましい拡散が好都合な時間(典型的には3時間)内に起きるからであり、単結晶SiGeでのこの温度におけるホウ素拡散係数は、多結晶シリコン中よりも5桁以上小さい。

【0038】2つの個々の材料間の拡散係数におけるそ

のような大きな相違の1つの利点は、この拡散プロセスが本来備わっている自己制限性を有することである。即ち、拡散最前部は、単結晶材料との接触面まで広がるが、その点までに経過した拡散時間に匹敵するその後のいかなる時間においてもさらに意味のある程度には広がることはない。したがって、人間のオペレータの反応時間および反応炉の熱応答時間により制限される場合にも、得られるp-n接合を上述の接触面の例えば50nm以内に信頼性良く位置させることができる。

【0039】

【実施例】実質的に上述した通りに、一連のトランジスタを作った。外因性ベース内で注入されたホウ素を再分散させるための熱処理は行わなかった。したがって、それぞれの場合において、外因性ベース中の注入されたドーパント拡散は、スペーサのオーバハング長xにより決定された。このシリーズにおいて、オーバハング長は、300nmのオーバハングから300nmのセットバックまで変化させられた。「セットバック」は、スペーサの端部が真性領域の上にあり、外因性領域の上でないことを意味する。そのようなエッジは、図14中にエッジ320として示されている。それぞれの場合において、エミッタの大きさは0.5μm×10μmであり、コレクタの大きさは1.5μm×11μmであった。

【0040】図16は、上記のトランジスタのシリーズにおいて、オーバハング長がどのようにピークカットオフ周波数およびピーク電流利得に影響を与えるかを示す。図において、オーバハング長の負の値は、多結晶領域の上方に延びるオーバハングに対応し、オーバハング長の正の値は、図14中に例えばエッジ320により示されたセットバックに対応する。

【0041】図16から明らかなように、外因性ベース注入位置が多結晶材料と単結晶材料との接触面に近づくと、カットオフ周波数が約10GHzから50GHz以上に急激に上昇する。この上昇は、接合静電容量の減少によるものと思われる。しかし、注入位置が上記の接触面を超えて広がると、ピークカットオフ周波数とおよびピーク電流利得の双方が減少する。この減少は、注入ダメージにより引き起こされる点欠陥(おそらくシリコンの割れ目)の濃度の上昇のためであると思われる。これらの欠陥の存在は、真性ベースからのホウ素の外部拡散を増加させ、ベース遷移時間を増大させるとと思われる。

【0042】図17は、コレクタ電流がスペーサエッジの場所によりどのように変化するかを示す。注入が多結晶材料に制限される場合(xの値が負である場合)、注入効率は、大きくなり、コレクタ電流は増加する。この図は、100nmよりも小さなオーバハング長および300nmよりも大きなオーバハング長に対しても改善を示している。

【0043】

【発明の効果】以上説明したように、本発明によれば、

10

20

30

40

50

製造が容易な比較的平坦な構造を有するヘテロ接合バイポーラトランジスタを提供することができる。

【図面の簡単な説明】

【図 1】本発明の一実施形態によるトランジスタの構造を示す図。

【図 2】どのようにオーバーハング長 x が定義されるかを示す図 1 のトランジスタの詳細図。

【図 3】図 1 のトランジスタを作るための製造プロセスの一連のステップを示す図。

【図 4】図 1 のトランジスタを作るための製造プロセスの一連のステップを示す図。

【図 5】図 1 のトランジスタを作るための製造プロセスの一連のステップを示す図。

【図 6】図 1 のトランジスタを作るための製造プロセスの一連のステップを示す図。

【図 7】図 1 のトランジスタを作るための製造プロセスの一連のステップを示す図。

【図 8】図 1 のトランジスタを作るための製造プロセスの一連のステップを示す図。

【図 9】図 1 のトランジスタを作るための製造プロセスの一連のステップを示す図。

【図 10】図 1 のトランジスタを作るための製造プロセスの一連のステップを示す図。

【図 11】図 1 のトランジスタを作るための製造プロセスの一連のステップを示す図。

【図 12】図 1 のトランジスタを作るための製造プロセスの一連のステップを示す図。

【図 13】図 1 のトランジスタを作るための製造プロセスの一連のステップを示す図。

【図 14】本発明の一実施形態により、注入ベースド

バント種を多結晶材料と単結晶材料との接触面に向かって拡散させるステップを示す図。

【図 15】温度を関数として様々な材料におけるホウ素の拡散係数を示す図であり、多結晶シリコン、単結晶シリコン、および単結晶シリコン-ゲルマニウム合金（30%ゲルマニウム分子割合）におけるホウ素拡散を比較可能としている。

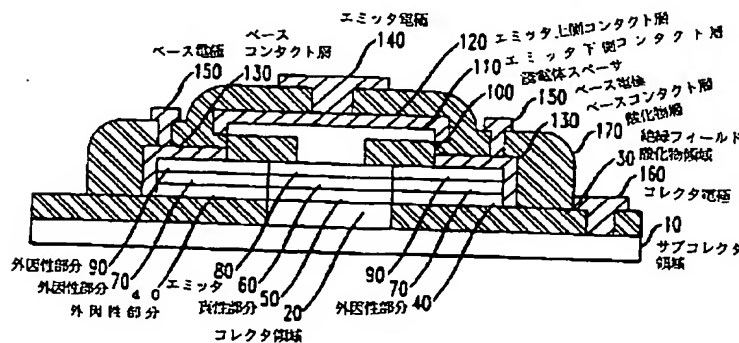
【図 16】図 2 のオーバーハング長 x を変化させた場合に図 1 のトランジスタの性能がどのように影響を受けるかを示す図であり、このグラフに表される性能は、ピークカットオフ周波数およびピーク電流利得である。

【図 17】図 1 のトランジスタの様々な値のオーバーハング長 x におけるベース-エミッタ電圧を関数としたコレクタ電流を示す図。

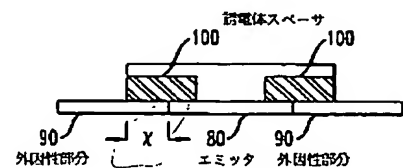
【符号の説明】

- 10 サブコレクタ領域
- 20 コレクタ領域
- 30 絶縁フィールド酸化物領域
- 40, 70, 90 外因性部分
- 50 真性部分
- 60 真性ベース
- 80 エミッタ
- 100 誘電体スペーサ
- 110 エミッタ下側コンタクト層
- 120 エミッタ上側コンタクト層
- 130 ベースコンタクト層
- 140 エミッタ電極
- 150 ベース電極
- 160 コレクタ電極

【図 1】



【図 2】



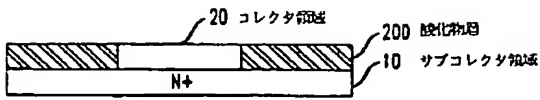
【図 3】



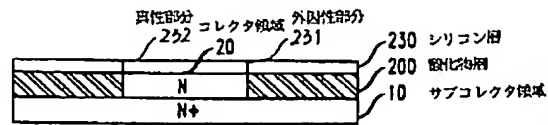
【図 4】



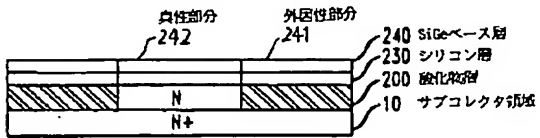
【図5】



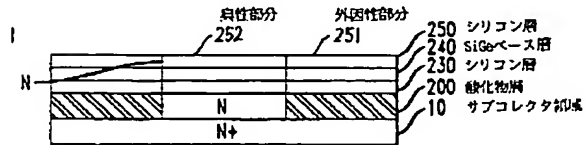
【図6】



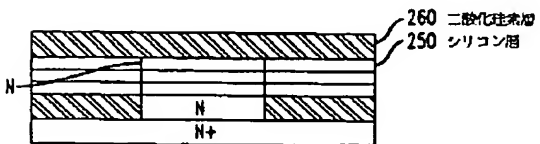
【図7】



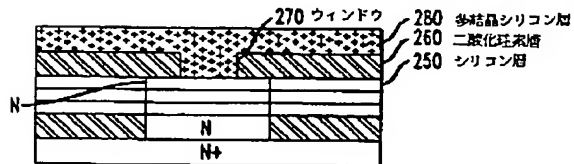
【図8】



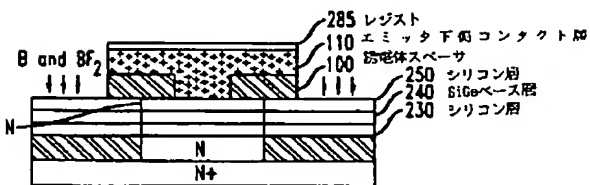
【図9】



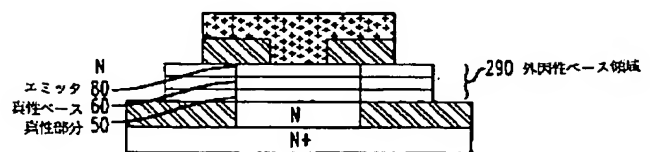
【図10】



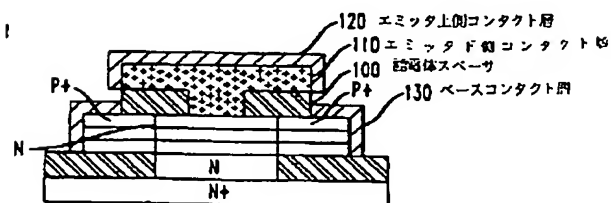
【図11】



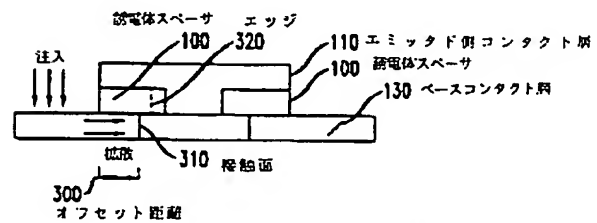
【図12】



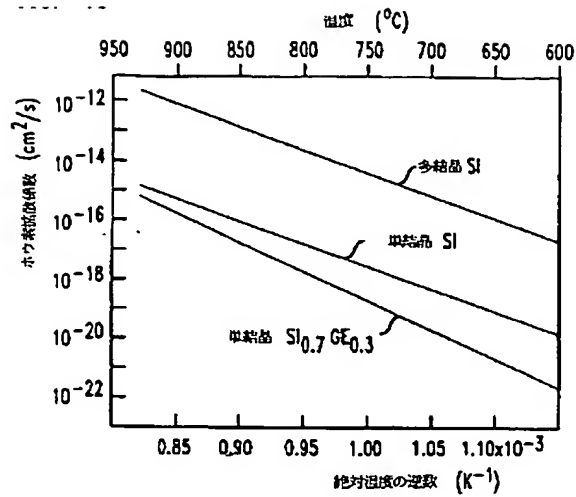
【図13】



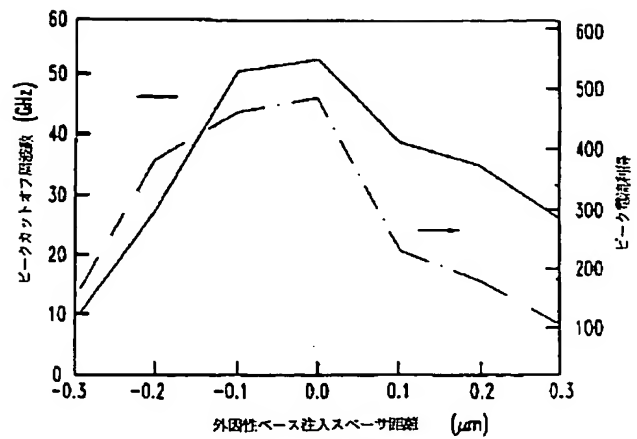
【図14】



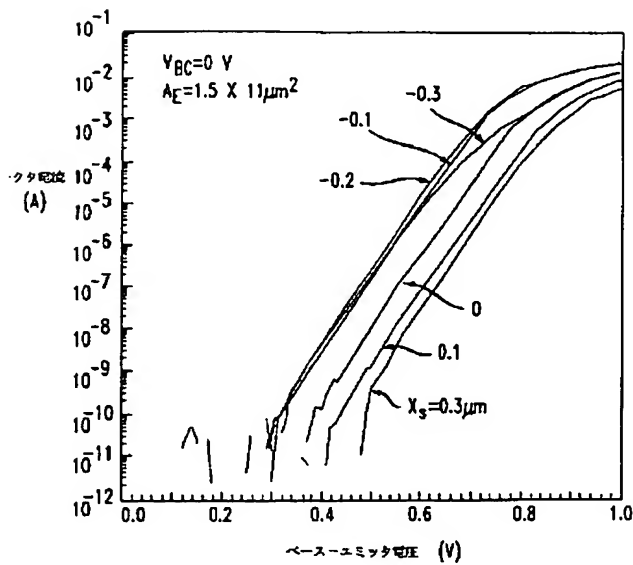
【図15】



【図16】



【図17】



フロントページの続き

(51)Int.Cl.⁶

H03K 19/082

識別記号

庁内整理番号

F I

技術表示箇所

(71)出願人 596077259

600 Mountain Avenue,
Murray Hill, New Je
rsey 07974-0636 U. S. A.

(72)発明者 クリフォード アラン キング
アメリカ合衆国, 10013 ニューヨーク,
ニューヨーク, リード ストリート 99,
アパートメント 7ダブリュー